



Platform of Reliability tOOLs for Failure analysis  
dedicated to wide bandgap devices

# Etude transverse d'une analyse de cas: *PROOF pour l'évaluation de la robustesse et fiabilité des technologies HEMT AlN/GaN du domaine des ondes millimétriques (>30 GHz)*

Présentée par: Nasri Said

Dirigée et encadrée par: Jean-Guy Tartarin et Nathalie Malbert



PROJET COFINANÇÉ PAR LE FONDS EUROPÉEN DE DÉVELOPPEMENT RÉGIONAL



## 1 Motivations

<sup>31</sup>Ga <sup>7</sup>N

**5G**   

Pourquoi le HEMT GaN est parmi les meilleurs candidats ?

- Tension de claquage + GAP élevés → **Forte puissance + miniaturisation système**
- Réduction  $L_G$  + propriétés de transport électronique excellentes → **Fréquence élevée**

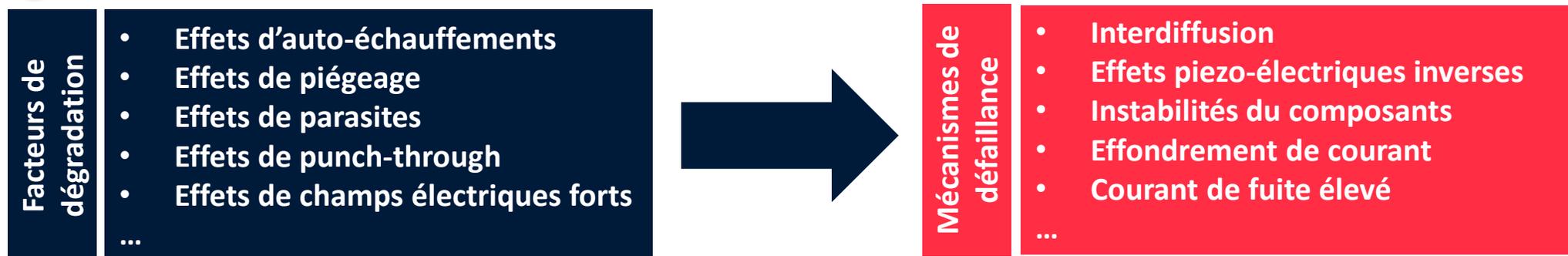
## 2 Objectif

Pousser les limites de performances des HEMTs GaN pour l'amplification de forte puissance au-delà de 30 GHz:



- Power Added Efficiency (PAE) et puissance en sortie élevé
- Fréquence d'utilisation dans le domaine millimétrique
- **Niveaux supérieurs de maturité, robustesse et de fiabilité (agression électrique et env.)**
- Aires de sécurité de fonctionnement et profils de mission plus importants

## 3 Problèmes de fiabilité



- **Introduction**
- **Cadre et objectifs de la thèse**
- **Résultats**
  - **Caractérisations statique, pulsée et robustesse-DC à l'IMS**
  - **Caractérisations fréquentielle et robustesse-RF au LAAS (via PROOF)**
- **Conclusion et perspectives**

- **Introduction**
- **Cadre et objectif de la thèse**
- **Résultats**
  - **Caractérisations statique, pulsé et robustesse-DC à l'IMS**
  - **Caractérisations fréquentielle et robustesse-RF au LAAS (via PROOF)**
- **Conclusion et perspectives**



## PAE et puissance de sortie élevées

- Gain élevé ( $G_m$ )
- Tension de claquage élevée
- Passivation optimisée pour réduire l'effet du collapse de courant



## Fréquences $F_t$ $F_{max}$ élevées

- Longueur de grille  $L_g$  court, mobilité et densité d'électrons élevées
- Eviter les effets de canaux court  
 *$L_g$ /épaisseur barrière >15*  
*Configuration optimiser du buffer*



## Bonne fiabilité

- Courant de fuite faible et stable
- Haute dissipation thermique
- Temps moyen avant défaillance élevé (MTTF)

**SIMULTANEMENT**

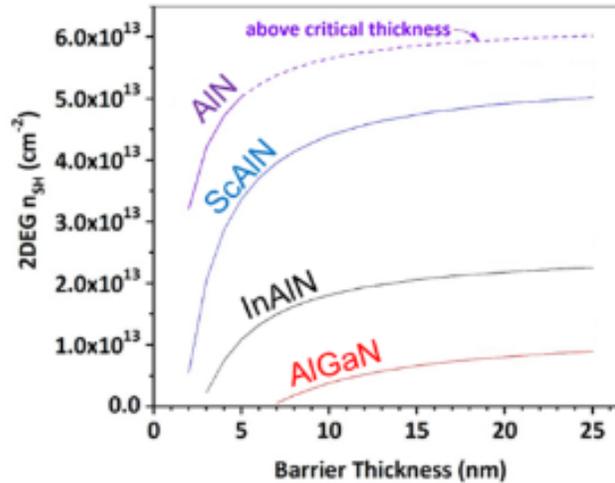
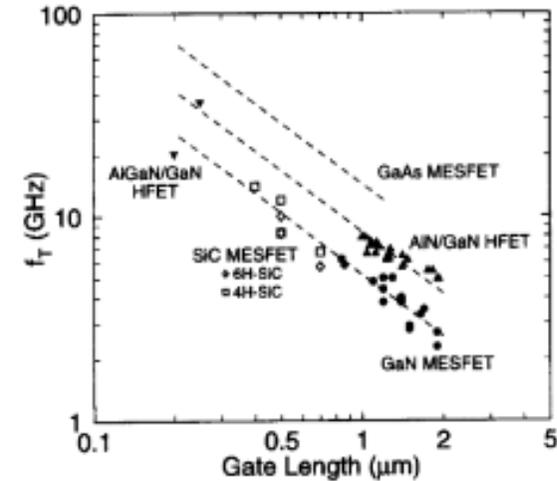
*Adapté de: F. Medjoub présentation dans GaNext winter school 2022*

## Applications millimétriques:

$\nearrow f_T$  alors  $L_G$  sub 150 nm

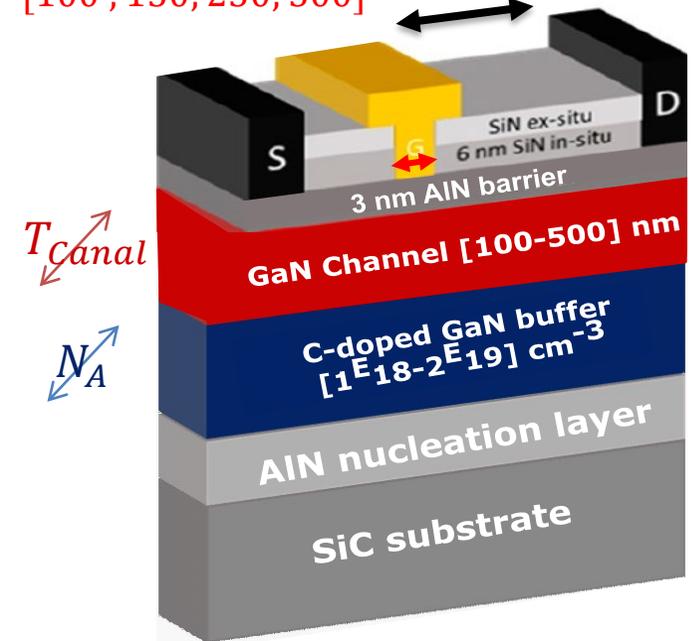
## Simulation 1D Schrodinger-Poisson

## Technologie à barrière d'AlN ultrafine



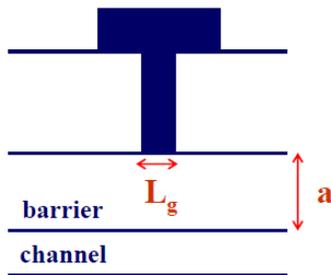
$L_G$  (nm)  
[100 ; 150 ; 250 ; 500]

$L_{GD}$  ( $\mu\text{m}$ )  
[0,5 - 1,5 - 2,5]



Pour éviter l'effet de canal court [1]:

$$\frac{L_G}{a} > 15 \quad \xrightarrow{L_G = 100 \text{ nm}} \quad a < 10 \text{ nm}$$



- Introduction
- **Cadre et objectif de la thèse**
- Résultats
  - Caractérisations statique, pulsé et robustesse-DC à l'IMS
  - Caractérisations fréquentielle et robustesse-RF au LAAS (via PROOF)
- Conclusion et perspectives

1

Caractériser les effets parasites par des mesures électrique et/ou thermique



2

Appliquer des tests de vieillissement accéléré, identifier les mécanismes de dégradation induits et les modéliser



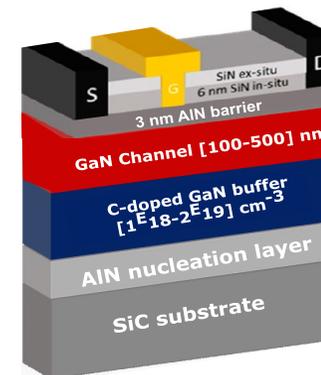
- Evaluation de la robustesse
- Définir l'aire de sécurité de fonctionnement (SOA)

*Caractérisations I(V):*

- *En mode statique (DC)*
- *En mode pulsé*
- *En fonction de la température*



- *Stress DC par palier*
- *Stress RF par palier*
- *Paramètres S en mode continu*
- *Photoluminescence*
- *Transitoires de courant de drain (DCTS & I-DLTS)*





## Analyse statistiques des performances DC et RF

- Statistique sur les paramètres électriques (statiques, pulsées et fréquentiels) en fonction de **différentes variantes technologiques et différentes géométries de transistors.**
- Effets de la **température** sur les mesures I(V)

**Publiés et présentés à la conférence IRPS 2023, Monterey**

## Evaluation de la robustesse par palier de stress DC

- Test de vieillissement accéléré par paliers de stress DC. Identification de la SOA (Safe Operating Area) de différentes variantes technologiques.

**Publiés dans Microelectronics Reliability et présentés à ESREF 2023**

## Evaluation de la robustesse par palier de stress RF

- Test de vieillissement accéléré par paliers de stress RF jusqu'à fort niveau de compression de gain. *Identification du mécanisme de dégradation du contact de grille.*

***Papier accepté à présenter en oral à JNM 2024: « Analyse croisées de robustesse DC-RF »***  
***Papier soumis à ESREF 2024: « Nonlinear modelling of AlN/GaN HEMT accounting for Self-biasing effect during RF step stress: analysis and Hard-SOA »***  
***Papier soumis à EuMIC 2024: « RF-Robustness enhancement in AlN/GaN HEMT through AlGaN Back-Barrier: nonlinear model analysis »***

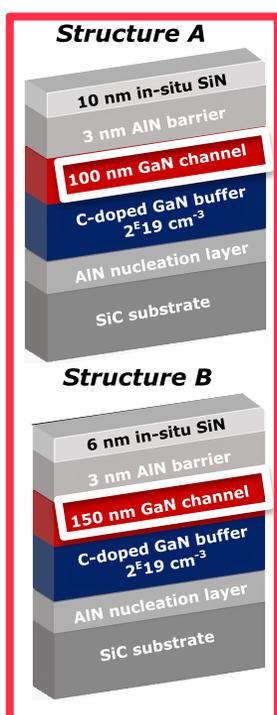
## Photoluminescence

- Caractérisation optique non invasive permettant de comparer les spectres des différentes variantes technologiques. Identifier et localiser des défauts après stress.

## DCTS & IDLTS

- Outils de caract. non invasive des transitoires de courant de drain: Analyses sur les mécanismes de piégeage. Extraction des  $E_a$  et localiser les pièges. Analyse de l'évolution de des pièges après stress.

- Introduction
- Cadre et objectif de la thèse
- **Résultats**
  - **Caractérisations statique, pulsée et robustesse-DC à l'IMS**
  - **Caractérisations fréquentielle et robustesse-RF au LAAS (via PROOF)**
- Conclusion et perspectives

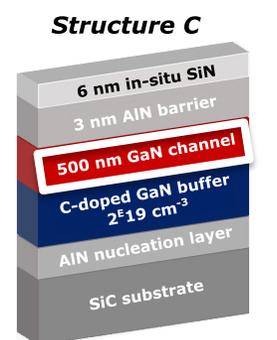


100 nm

- + Meilleur confinement des électrons
- + Plus faible courant de fuite
- + Meilleure transconductance (Gm)
- Effets de piégeage plus importants

Epaisseur du canal GaN

- Confinement des électrons moyen
- Courant de fuite élevé
- Transconductance moyenne (Gm)
- + Effets de piégeage moyens

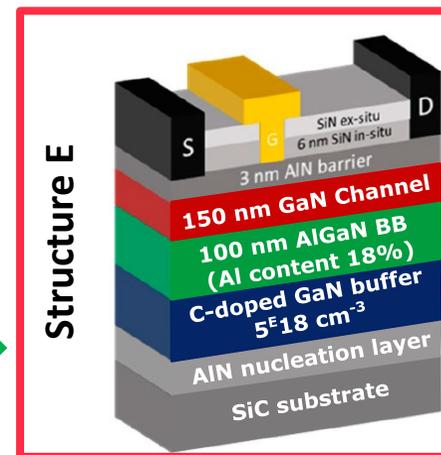


500 nm

- Pire confinement des électrons
- Courant de fuite très élevé
- + Effets de piégeage moins importants

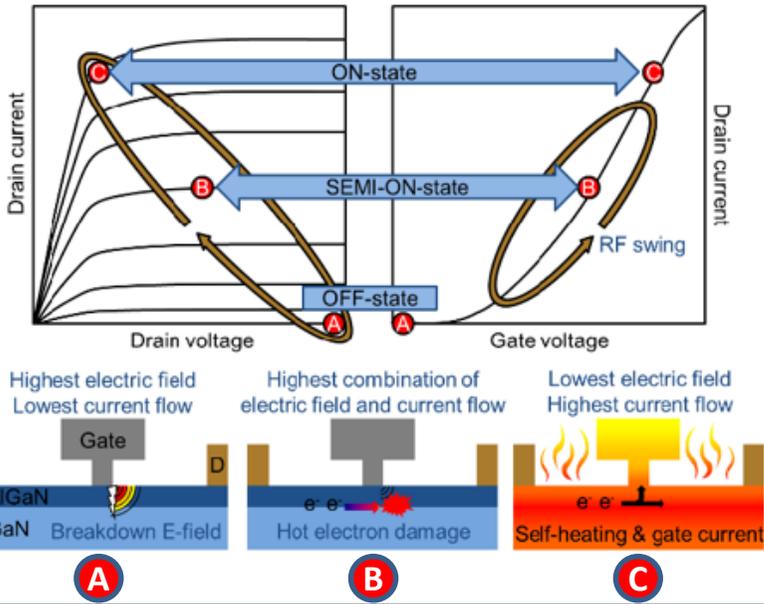
Qu'en est il de la robustesse et de la fiabilité?

### Structure B améliorée



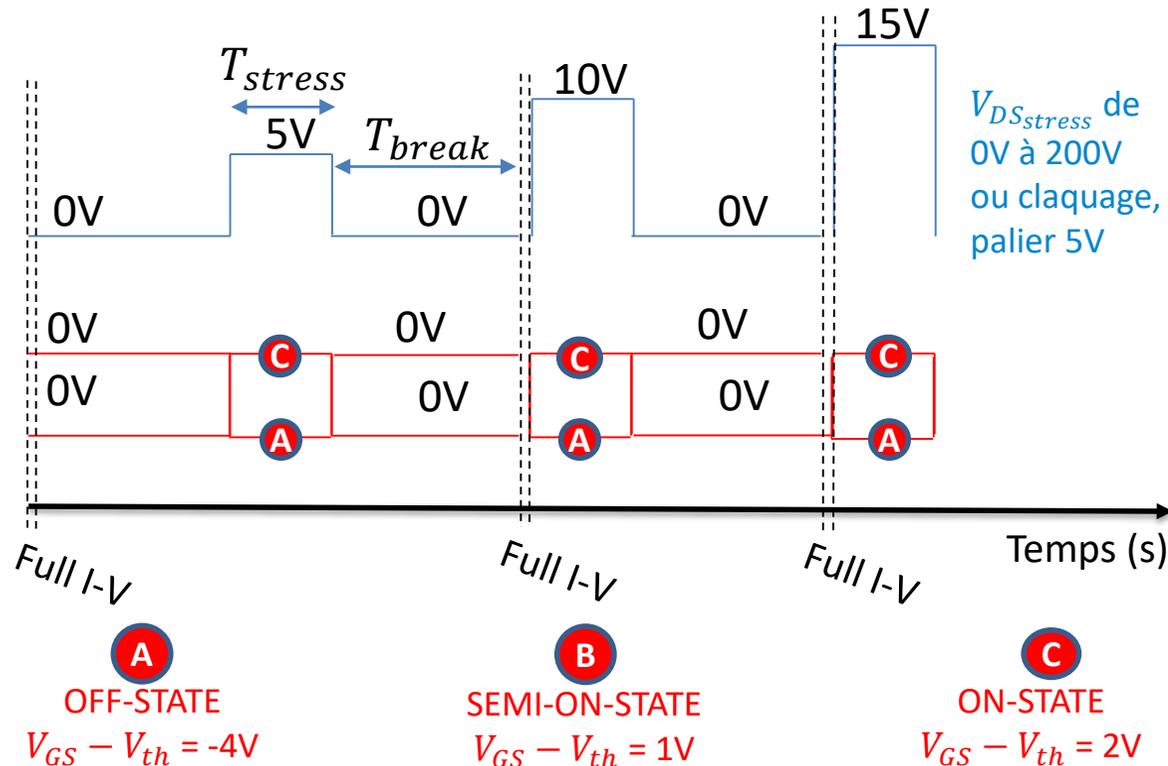
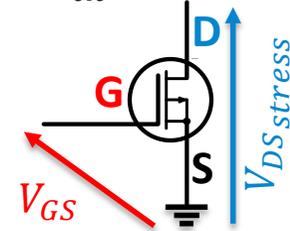
- Meilleur confinement des électrons en rajoutant une *back barrier* AlGaN
- Effets de piégeage fortement réduits par la réduction du dopage carbone dans le buffer.

## Les facteurs d'activation des mécanismes de dégradation dépendent du point de repos

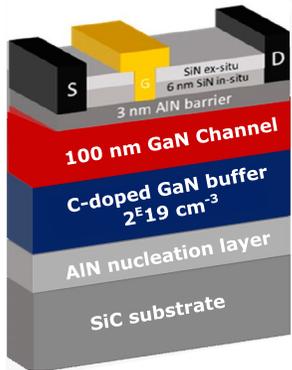


$T_{stress} = 1 \text{ minute}$   
 $T_{break} = 5 \text{ minutes}$

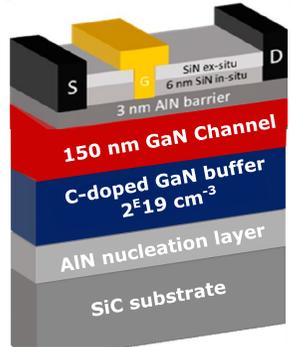
Normally-ON:  
 $V_{th} = -2V$



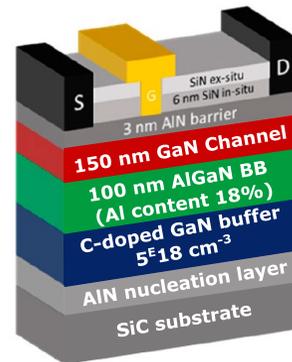
Structure A



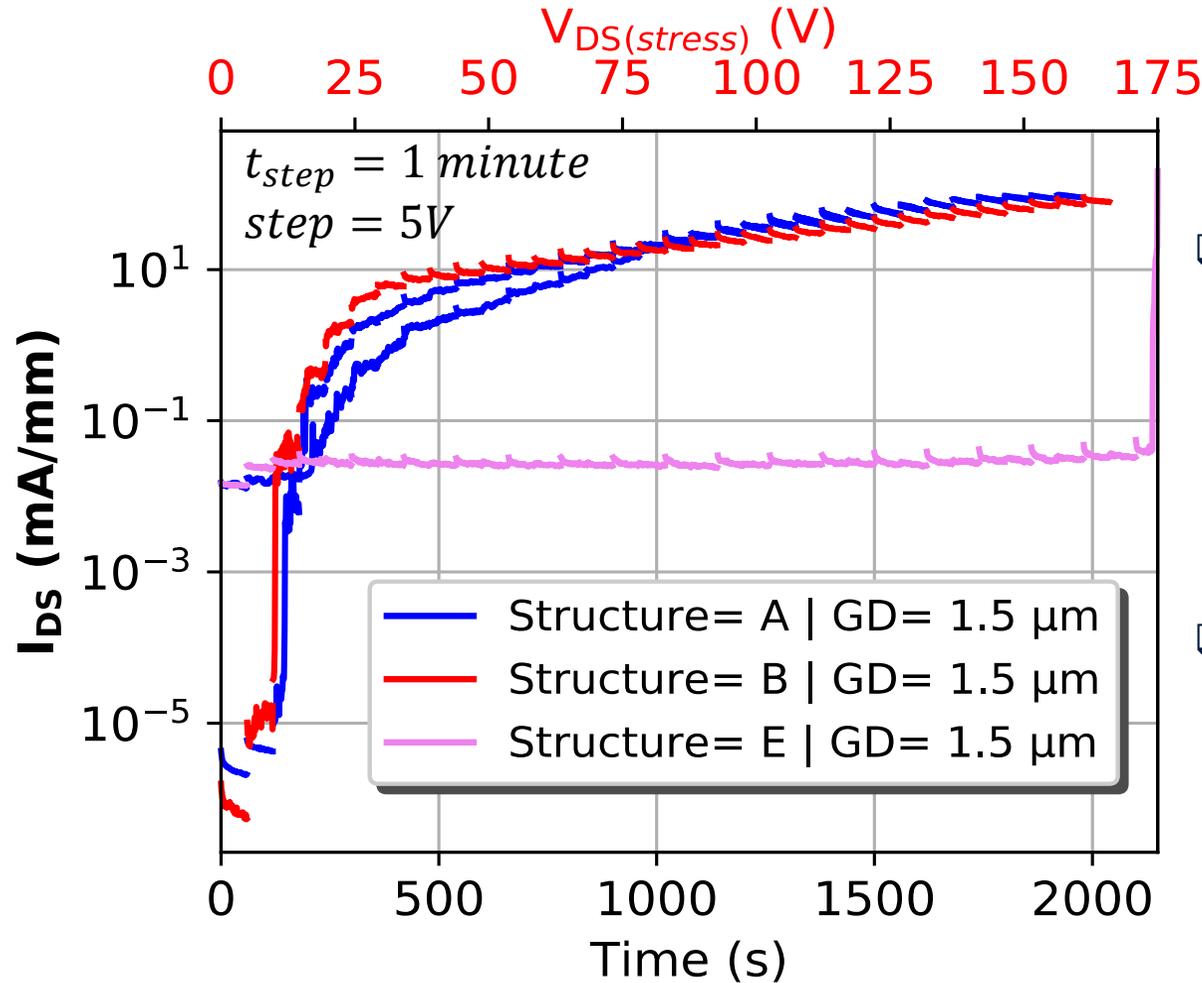
Structure B



Structure E

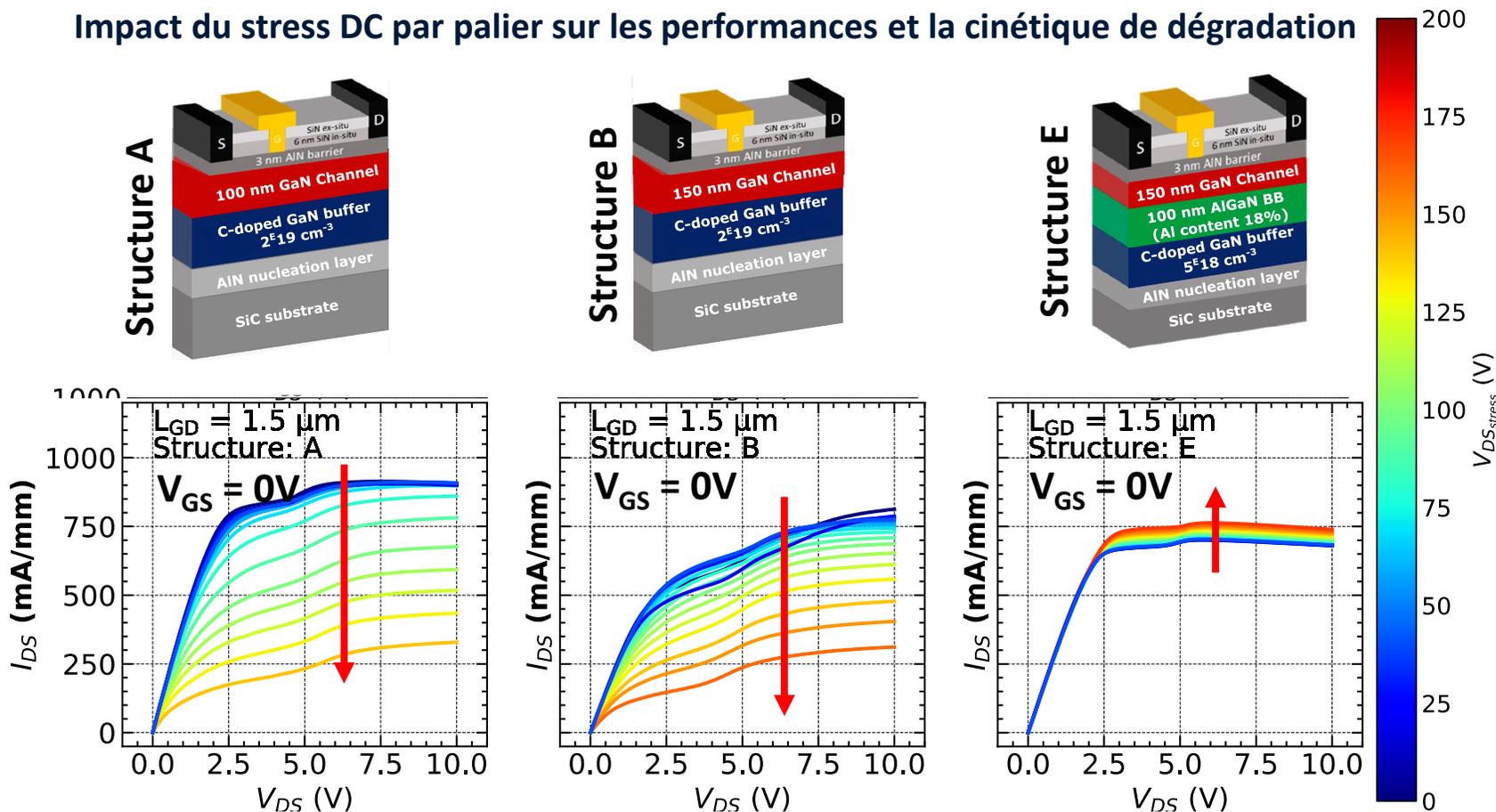


Evolution du courant de drain en cours de stress



- Variantes sans back-barrière AlGaN présentent des courants de fuite qui augmente avec le niveau de stress  $V_{DS}$  de manière graduelle
- $I_{GS} = I_{DS}$

## Impact du stress DC par palier sur les performances et la cinétique de dégradation



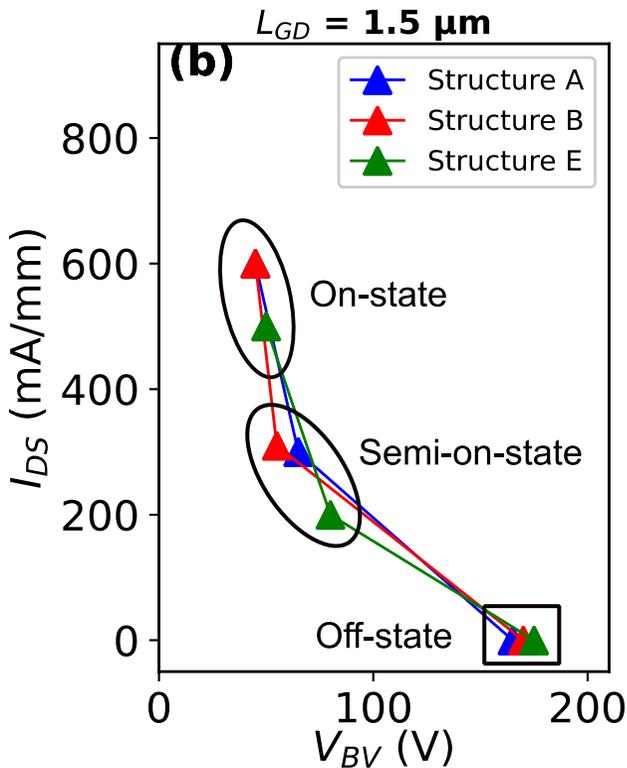
Les transistors de la structure E ont une meilleure robustesse:

Contact Schottky stable

Léger décalage du  $V_{th}$

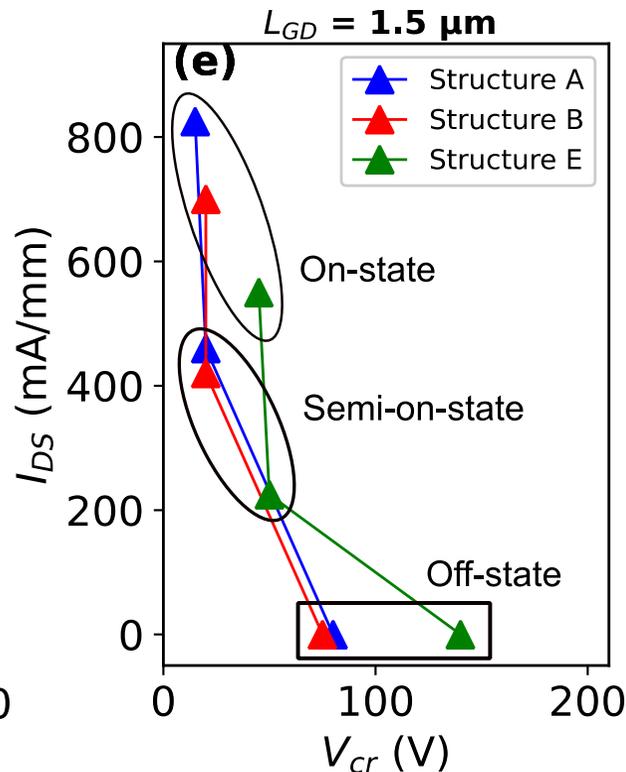
Légère variation  $I_{DS,sat}$

$R_{on}$  stable



**$V_{BV}$ : Breakdown Voltage**

- Définir la SOA limite qui correspond à la défaillance destructive.
- $V_{BV}$  légèrement plus élevé pour les composants de la structure E que ceux de la A et B

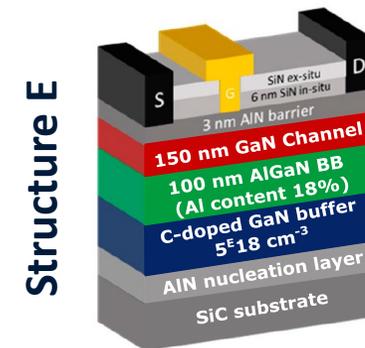


**$V_{Cr}$ : Critical Voltage**

- Définition de la SOA opérationnelle
- Variation de 5% of  $I_{DSsat}$  @ off-state
- Variation de 10% of  $I_{DSsat}$  @ semi & on-state

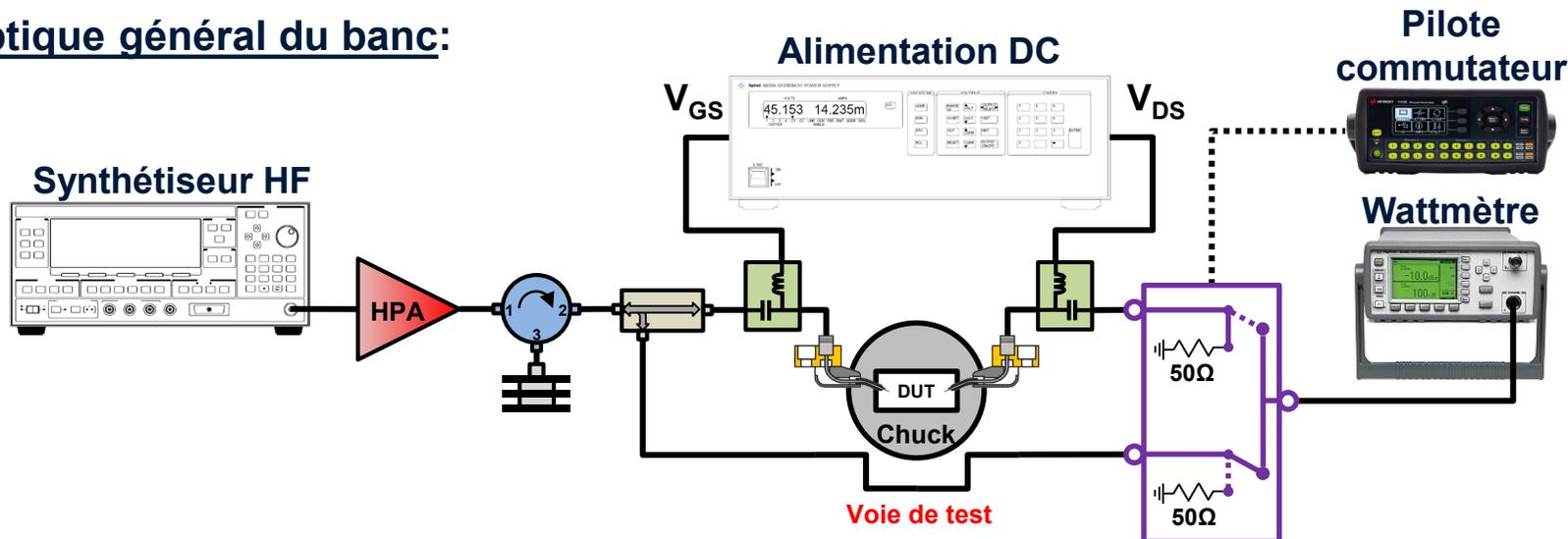
## Conclusions

- ❑ Structure E présente des valeurs de  $V_{Cr}$  plus proche à  $V_{BV}$  que A et B
- ❑ La back-barrière AlGaIn (18 % d'Al) sur un buffer GaN moyennement dopé C montre :
  - Meilleure stabilité et des cinétiques de dégradation plus faibles
  - Meilleure stabilité des courants de fuite de grille dans toutes les conditions de polarisation
  - Une SOA opérationnelle étendue

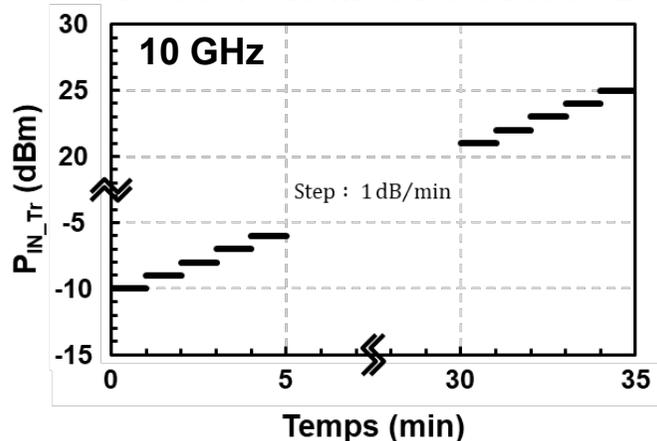


- Introduction
- Cadre et objectif de la thèse
- **Résultats**
  - Caractérisations statique, pulsé et robustesse-DC à l'IMS
  - **Caractérisations fréquentielle et robustesse-RF au LAAS (via PROOF)**
- Conclusion et perspectives

## \*Synoptique général du banc:



### Protocole de mesure stress-RF



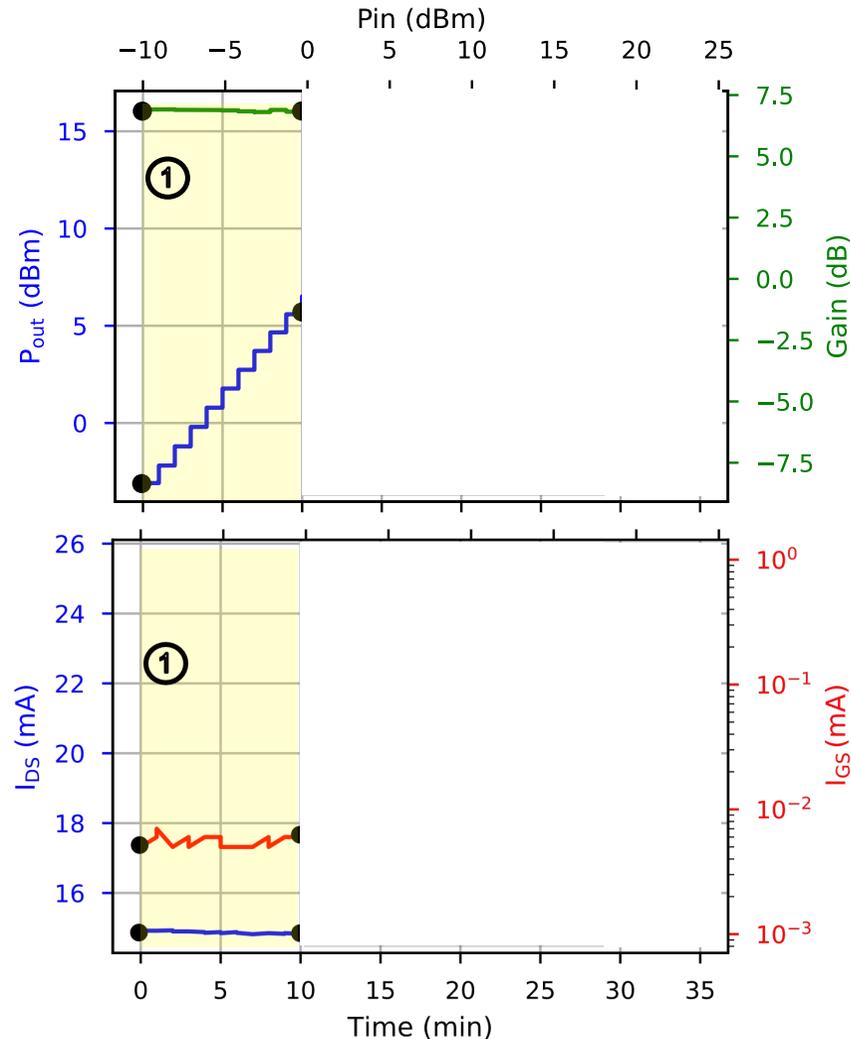
### Polarisation DC du DUT:

- $V_{DS} = 6V$
- $-1.6V < V_{GS} < -1.2V$
- $I_{DS} = 15 \text{ mA}$

### Acquisition des données:

- Puissance injectée
- Puissance de sortie
- $I_{DS}$
- $I_{GS}$

- Les mesures de stress par palier, ont été effectués sur un banc adapté entièrement 50Ω.
- Les puissances analysées après le bilan des pertes sont ceux injectés à l'entrée du DUT et à sa sortie.



Palier de +1 dBm / 1 minute

① Zone linéaire: Gain constant

② Zone non-linéaire: compression de gain + auto-polar.

③ Zone d'agression: dégradation des courants  $I_{DS}$  et  $I_{GS}$   
→ Défaillance de la grille Schottky

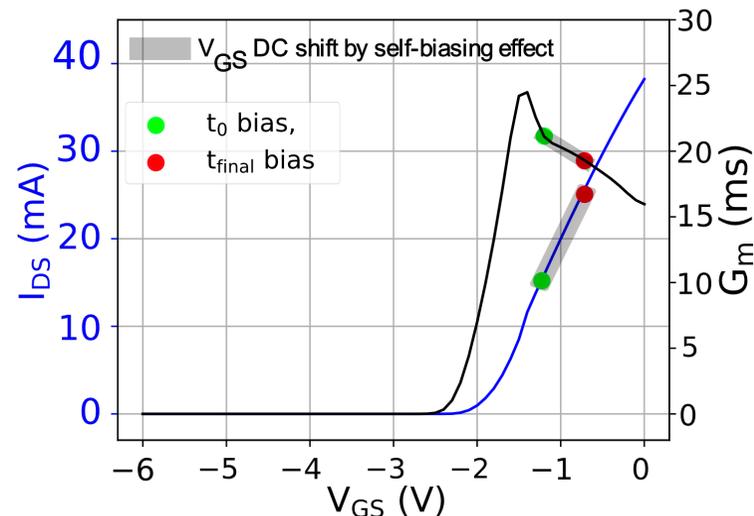
② Zone non-linéaire (NL):

$$V_{out_{10GHz}} = a_1 V_{in} + a_3 V_{in}^3 + a_5 V_{in}^5 + a_7 V_{in}^7 + a_9 V_{in}^9$$

50Ω

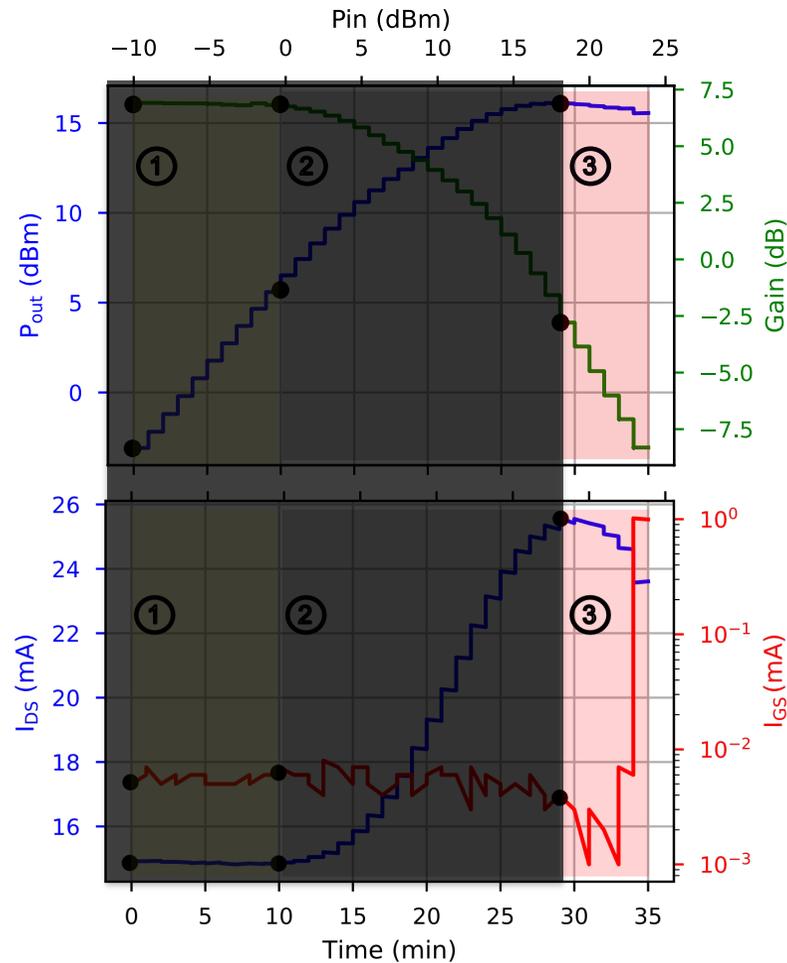
▪ Modèle polynomial à degré impaire (Gc)

▪ Autopolarisation:  $a_1(G_m) \rightarrow a_1(P_{in})$



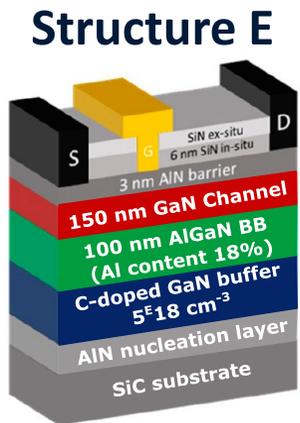
## Mesures ex-situ avant Stress-RF

- I(V) en mode statique
- Paramètres [S] en mode CW
- Photoluminescence

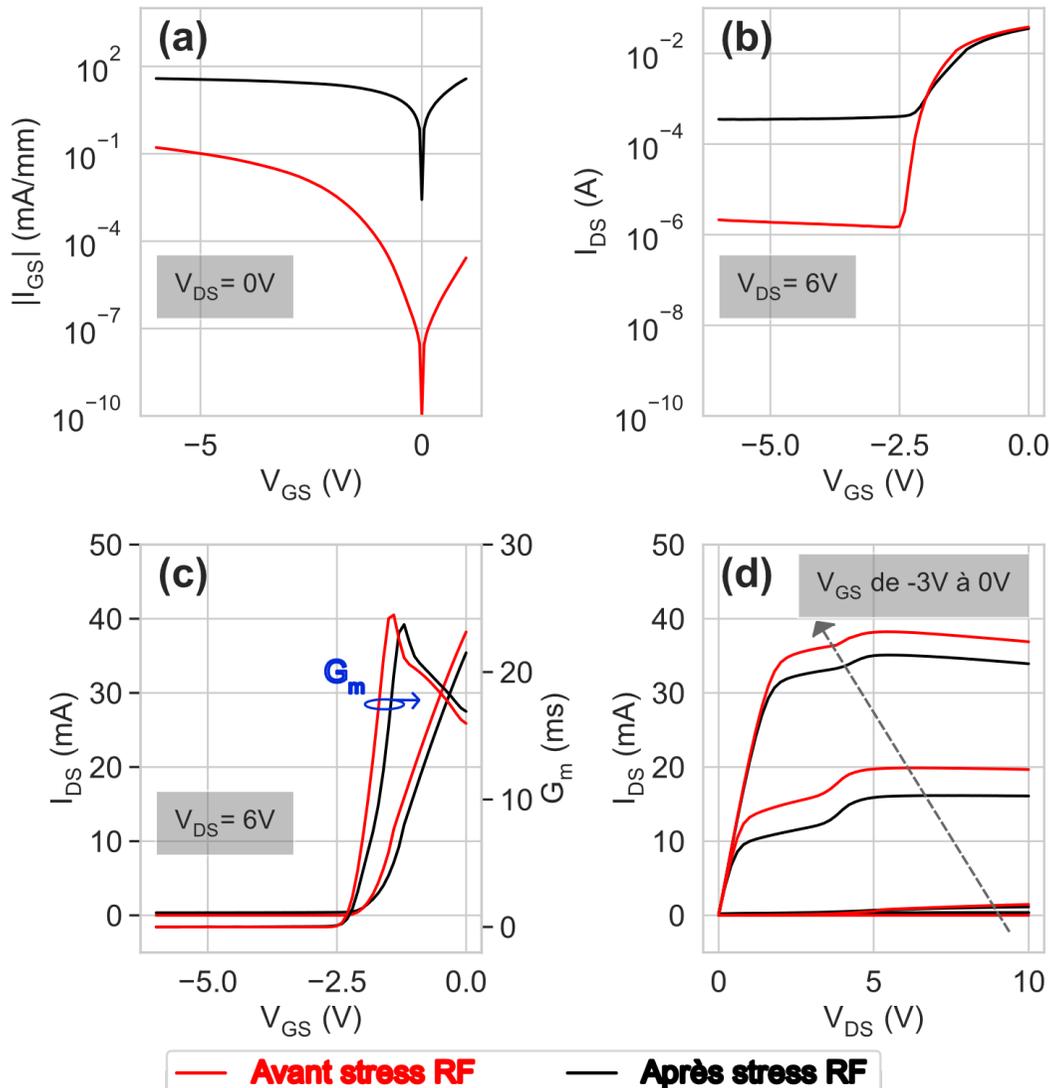


## Mesures ex-situ après Stress-RF

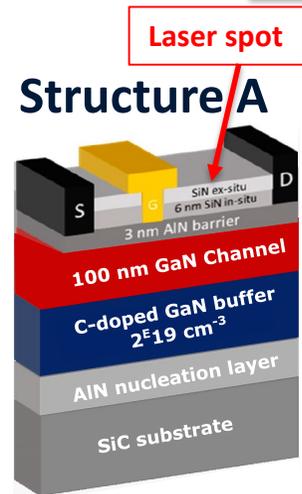
- I(V) en mode statique
- Paramètres [S] en mode CW
- Photoluminescence



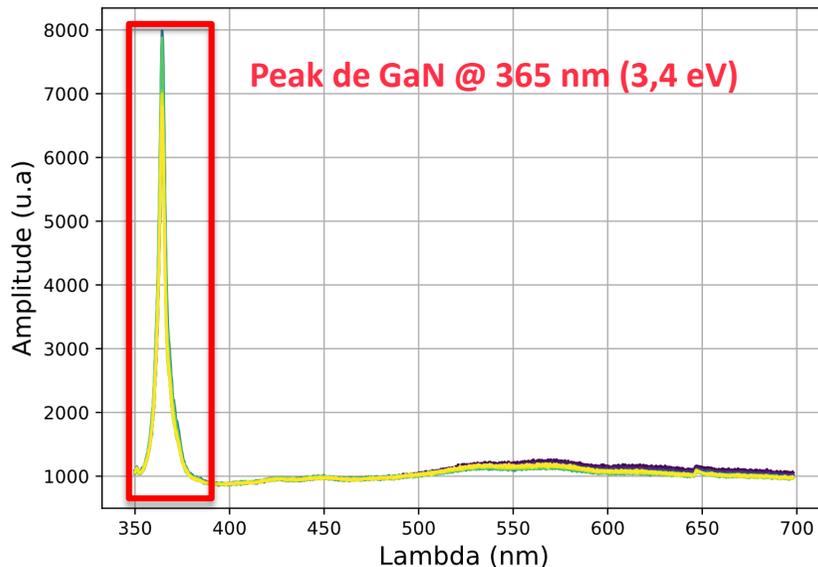
$L_G = 100 \text{ nm}$



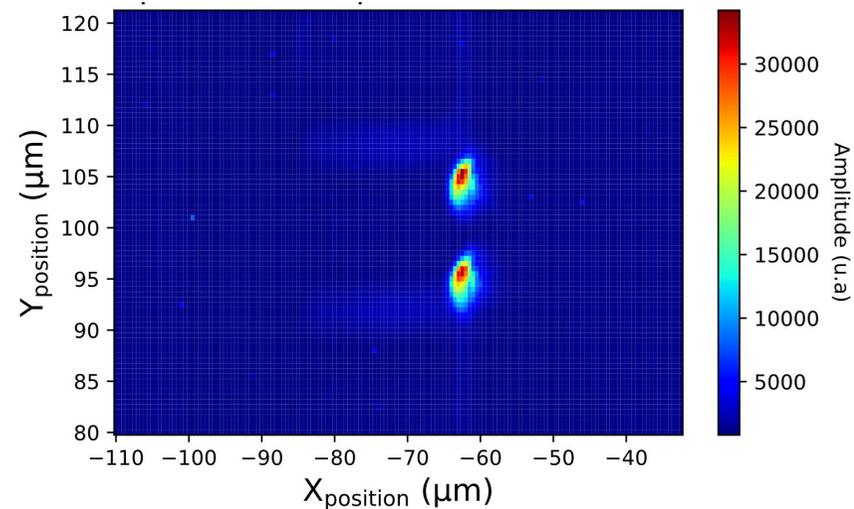
- Forte dégradation du courant de fuite en mode diode et transistor
- Léger décalage de la tension de seuil  $V_{th}$  → décalage de  $I_{DSsat}$
- Stabilité de  $G_m$  et  $R_{on}$



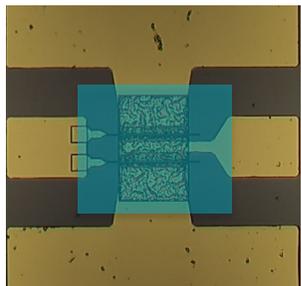
Laser HeCd 325 nm  
Epaisseur: ~80 nm



Spectre photoluminescence

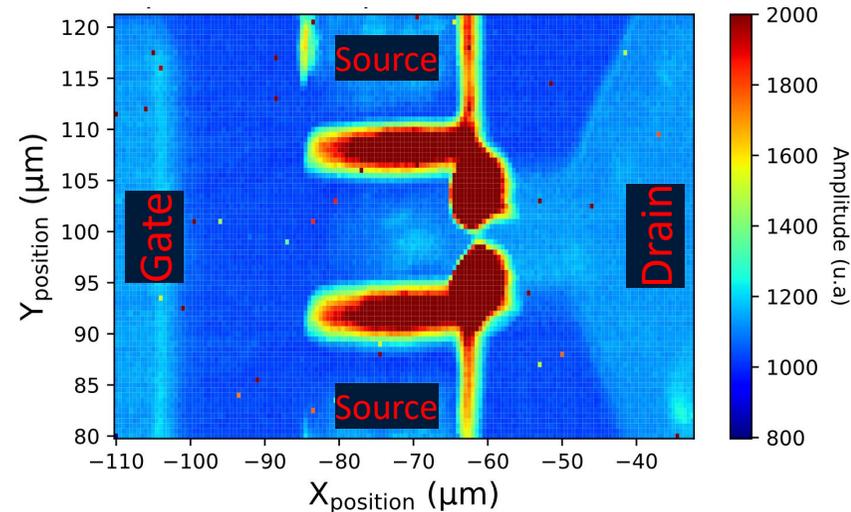


## Cartographie XY

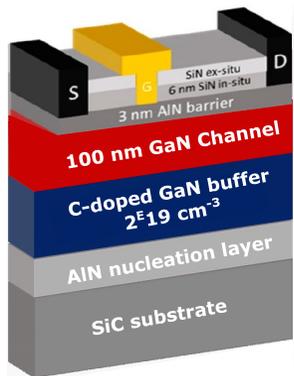


Vue de dessus

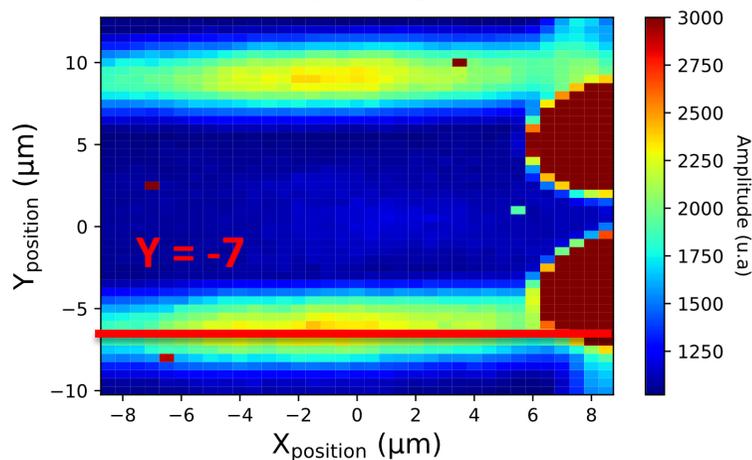
- Impossibilité de sonder au dessous du métal.
- Peak de GaN intense du côté du contact de drain.



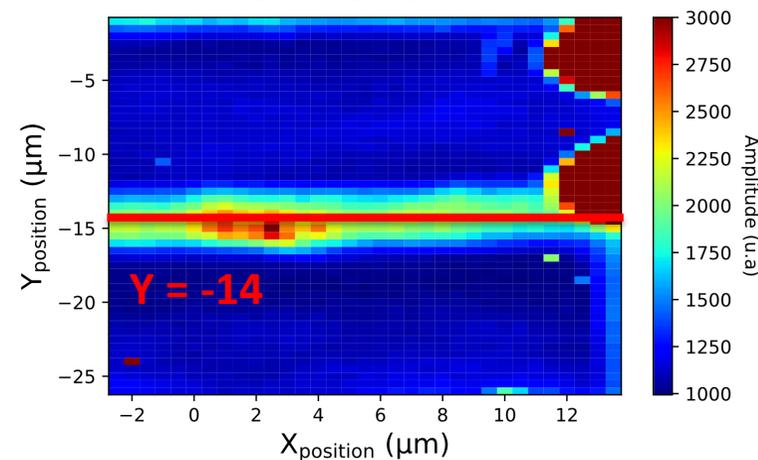
## Structure A



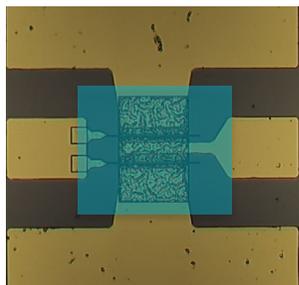
## Echantillon #1



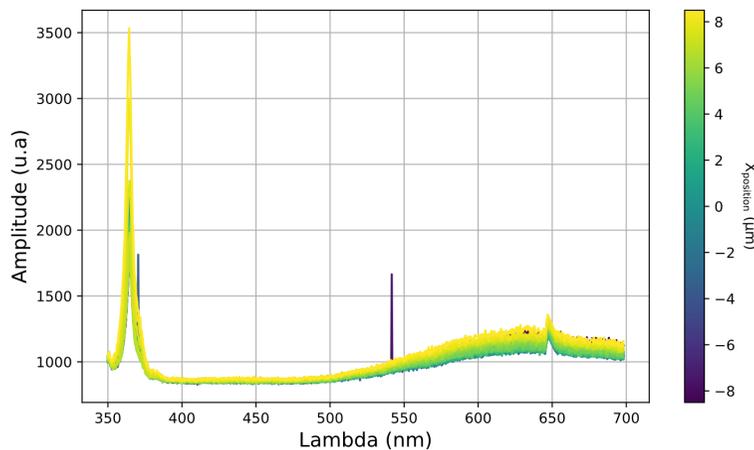
## Echantillon #2



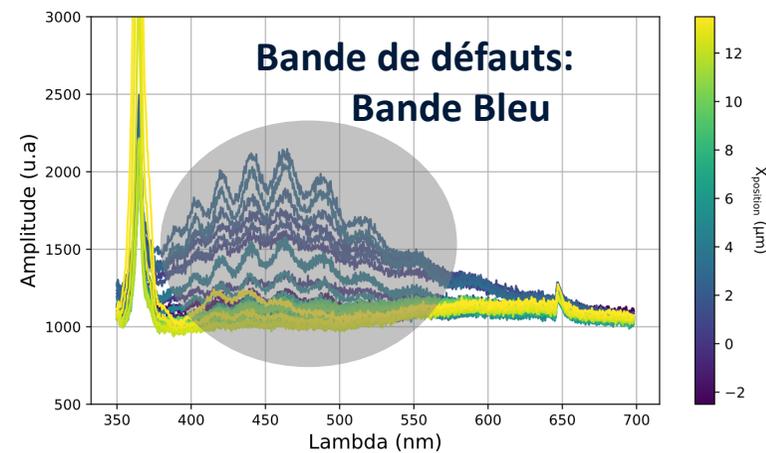
## Cartographie XY



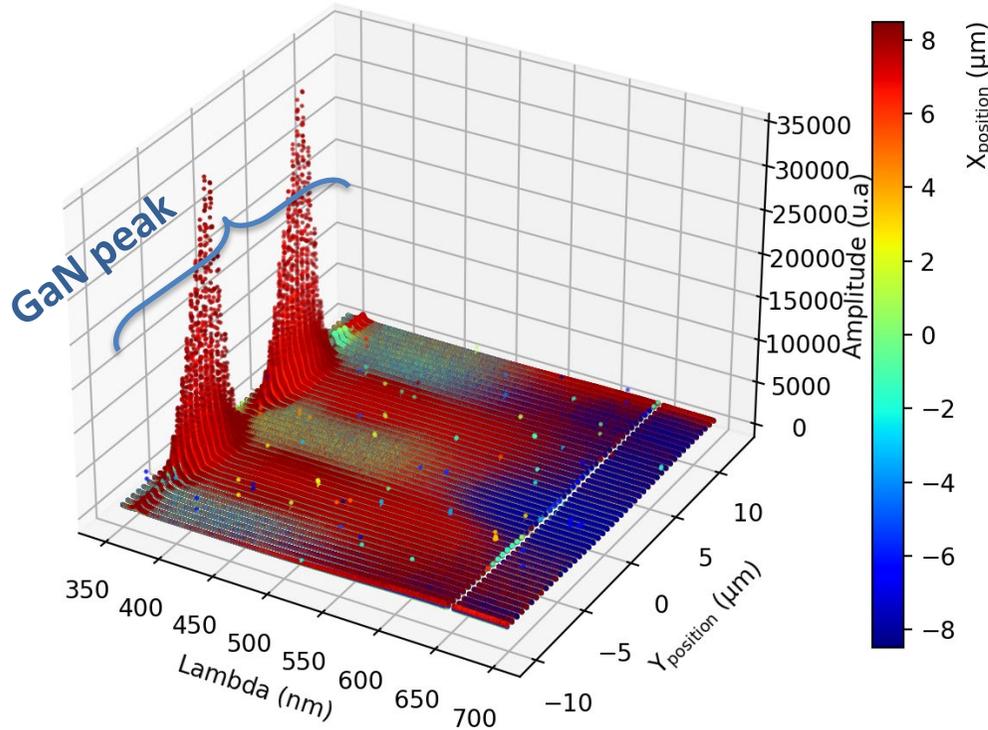
Vue de dessus



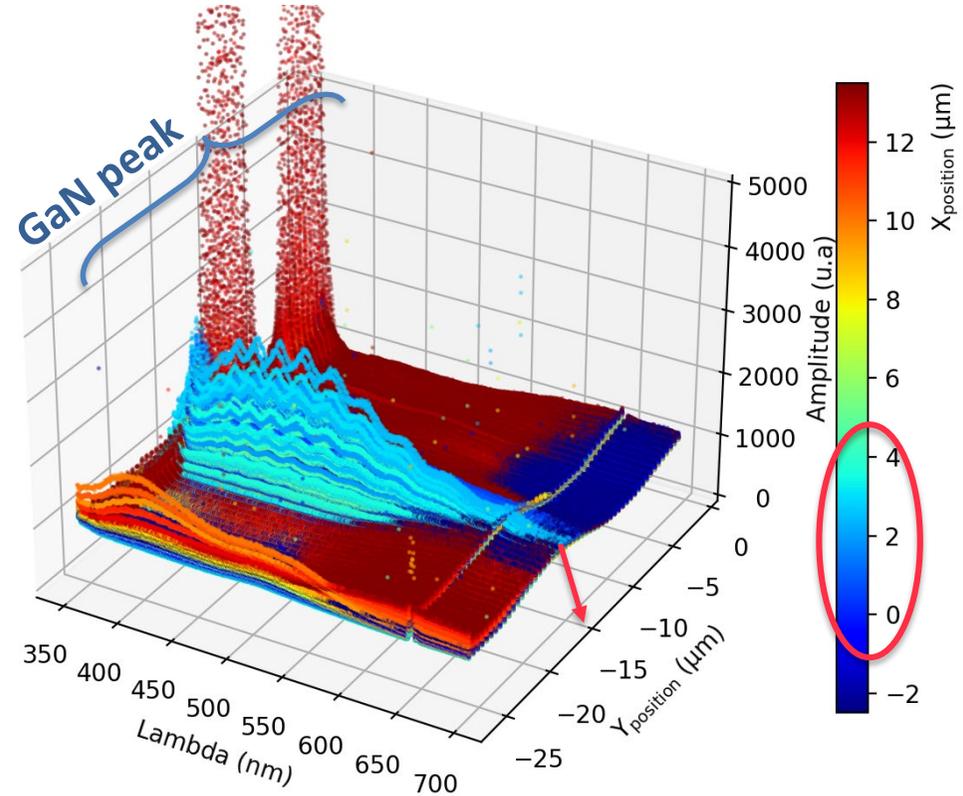
## Défauts liés à la présence de C dans le GaN [1]



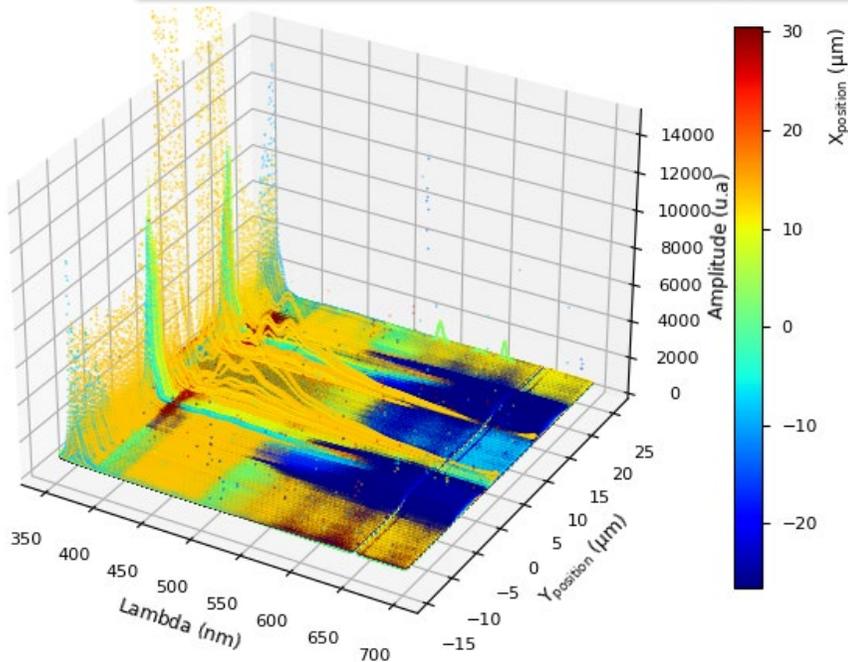
**Echantillon #1**



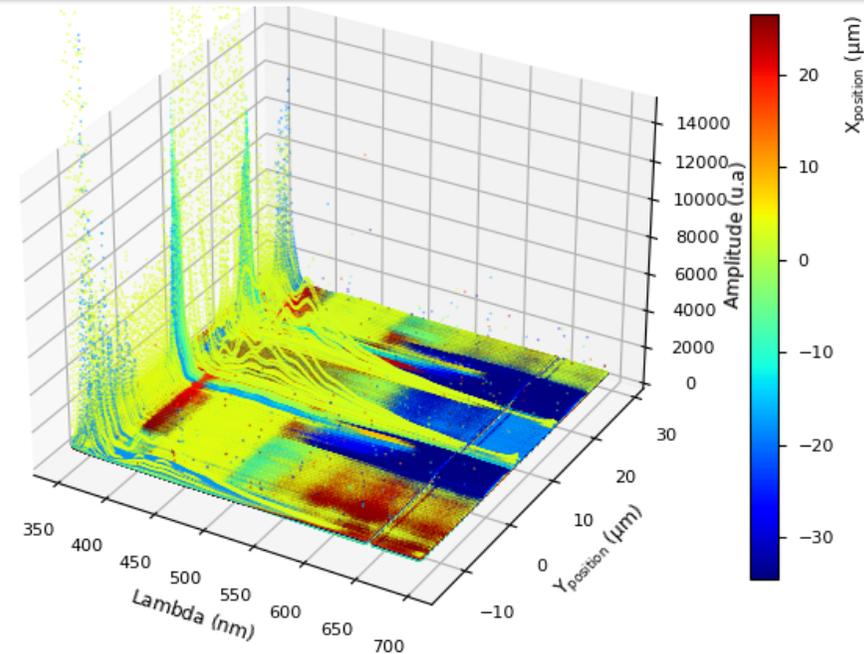
**Echantillon #2**



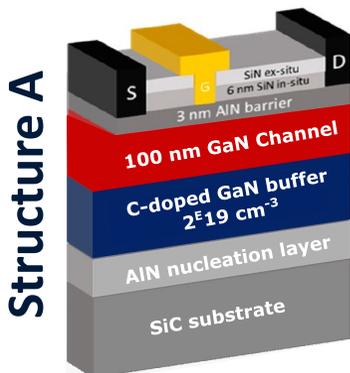
- Identifier des défauts s'ils existent dans la bande 350 nm – 700 nm.
- Localiser l'apparition des défauts sur l'échantillon, hors contact métallique.
- Caractérisation non invasive



Avant stress RF

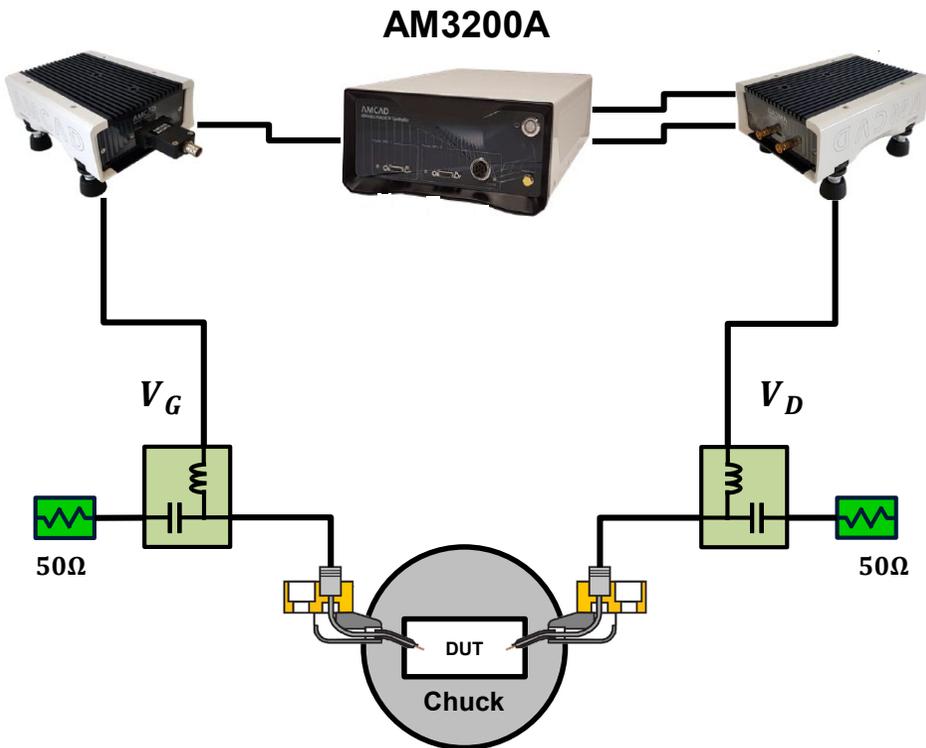


Après stress RF



- Pas de défauts identifier par microscope optique après stress RF.
- Pas de changement obtenus sur l'intensité du GaN en cartographie: qualité cristalline stable.
- Pas d'apparition ou évolution de bande de défauts entre 350 nm et 700 nm.

## \*Synoptique du banc DCTS



- PIV-AM3200A (AMCAD)

- SMU pulsé Drain : +250V / +30A
- SMU pulsé Grille : ±25V / ±1A
- Impulsion des SMU : 200ns à DC

## Ex. interface IVCAD



Sweep plan (multi-setup)

Drag and drop actions into tree to build your sweep plan, double-click on an check box to select/unselect it.

- Change setup
- Change measurement configuration
- Change output file
- Change stop conditions
- Change S-Parameters frequencies
- Perform measurement
- Loop/Group (nestable)
- Wait
- Message
- DUT power state
- DUT biasing
- DUT biasing optimization
- Change wafer
- Change probe temperature
- Move probe
- DUT biasing sweep (nestable)
- Temperature sweep (nestable)
- Wafer plan (nestable)
- Probe plan (nestable)
- Script (nestable)
- SCPI Command
- SCPI Test (nestable)

DCTS

- Change setup: Mode\_DCTS\_Tp100ms.set
- Setup\_Tpulse = 100ms (2 loops)
- DUT ON
- Input DUT biasing, quiescent: -2.0, pulse: 0.0
- Output DUT biasing, quiescent: 5.0, pulse: 0.0
- Change measurement configuration
- Perform measurement
- Input DUT biasing, quiescent: -2.0, pulse: 0.0
- Output DUT biasing, quiescent: 10.0, pulse: 0.0
- Change measurement configuration
- Perform measurement
- DUT OFF
- Change setup: Mode\_DCTS\_Tp50ms.set
- Setup\_Tpulse = 50ms (2 loops)
- Change setup: Mode\_DCTS\_Tp10ms.set
- Setup\_Tpulse = 10ms (2 loops)
- Change setup: Mode\_DCTS\_Tp1ms.set
- Setup\_Tpulse = 1ms (2 loops)

Variations :

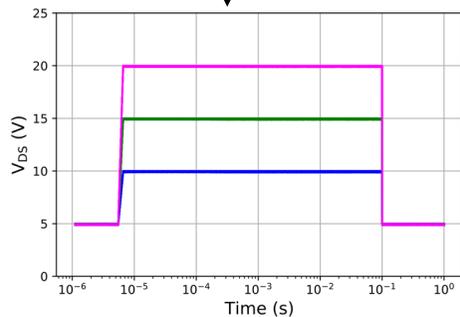
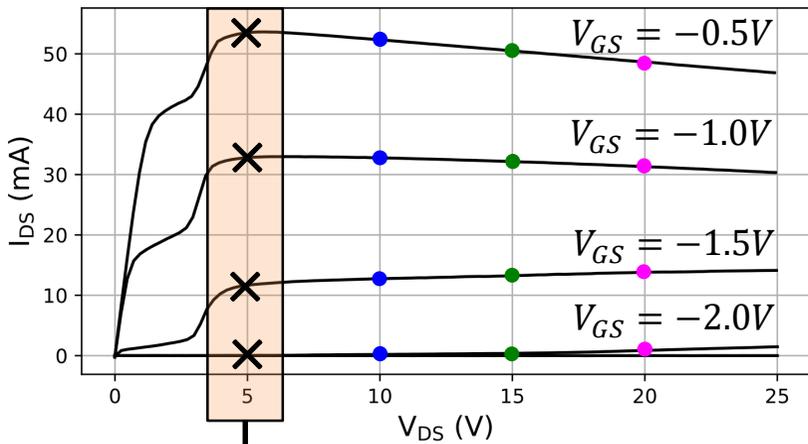
- $V_{GSq}$ ,  $V_{DSq}$  et  $V_{DSi}$
- $T_{Pulse}$ ,  $T$

Suite présentation

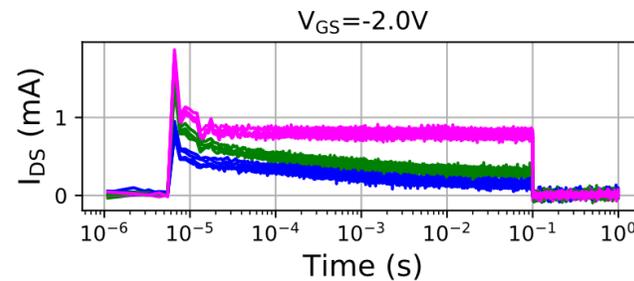
$T_{Pulse} = 100ms$  et  $T = 1s$

## Echantillon E : $L_G = 100nm, L_{GD} = 1,5\mu m, W_G = 100\mu m$

Carac. de sortie [ $V_{GSq}; V_{DSq}$ ] = [0V; 0V]

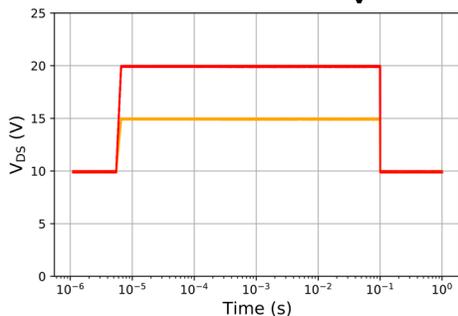
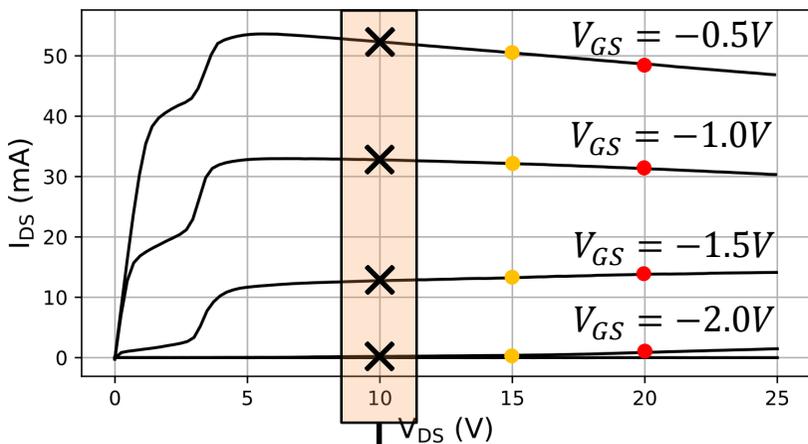


●  $V_{DSi}$   
●  $V_{DSi}$   
●  $V_{DSi}$   
×  $V_{DSq}$

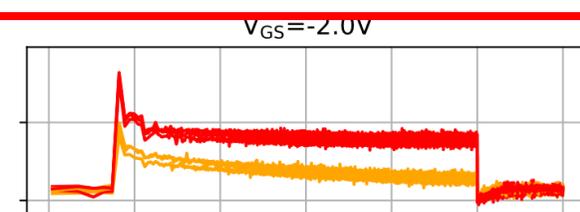
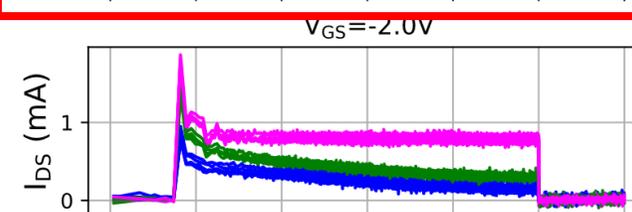
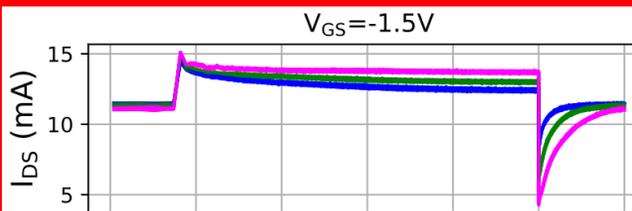
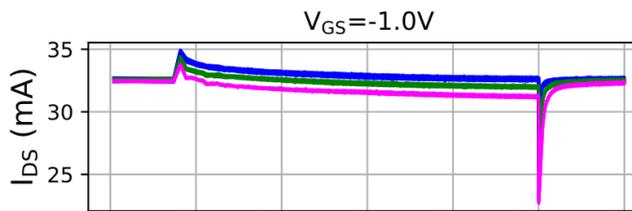
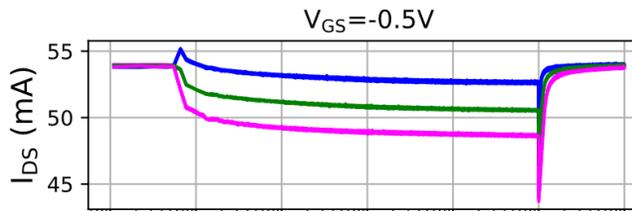


Echantillon E :  $L_G = 100\text{nm}$ ,  $L_{GD} = 1,5\mu\text{m}$ ,  $W_G = 100\mu\text{m}$

Carac. de sortie [ $V_{GSq}$ ;  $V_{DSq}$ ] = [0V; 0V]



X  $V_{DSq}$   
●  $V_{DSi}$



Mécanisme de dépiégeage le plus lent et absence des effets thermiques

- **Introduction**
- **Cadre et objectif de la thèse**
- **Résultats**
  - **Caractérisations statique, pulsé et robustesse-DC à l'IMS**
  - **Caractérisations fréquentielle et robustesse-RF au LAAS (via PROOF)**
- **Conclusion et perspectives**

## Conclusion

Approche multi-outils: diversité, analyse et croisement des données.

→ **Limiter les hypothèses des mécanismes intervenant dans la dégradation des performances.**

→ **Modélisation (petit signal , non-linéaire ...)**

## Perspectives

-Développement continu d'outils:

→ **Comparer des mesures IDLTS et DCTS et valider**

→ **Limitation et compatibilité des bancs IDLTS vs. DCTS**

-Identification de nouveaux motifs de test générique (RF/Puissance):

→ **Validation de process au même titre que les TLM**

→ **Possibilité de passage multi-banc sans limitation**

# Merci pour votre attention!

*Pour plus d'informations sur les résultats scientifiques:*

Nasri Said

✉ [nasri.said@laas.fr](mailto:nasri.said@laas.fr)

Jean-Guy Tartarin

✉ [tartarin@laas.fr](mailto:tartarin@laas.fr)

Nathalie Malbert

✉ [nathalie.malbert@u-bordeaux.fr](mailto:nathalie.malbert@u-bordeaux.fr)

## Collègues d'équipes:

Loïc Pouzenc (LAAS)

Bastien Pinault (LAAS)

Nathalie Labat (IMS)

Thomas Pallaro (IMS)

Arnaud Curutchet (IMS)



## Collaborateurs:

Farid Medjdoub (IEMN)

Kathia Harrouche (IEMN)



## Caractérisation DC-RF:

Damien Saugnon (I2C - LAAS)

## Caractérisation optique:

Richard Monflier (I2C - LAAS)

